

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

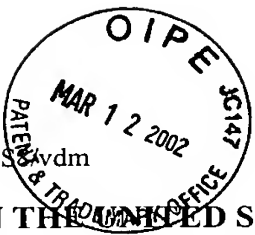
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**



AY
5-28-02

Docket No. 216449US/vdm

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Satoshi ARAKAWA, et al.

GAU: 2873

SERIAL NO: 10/044,990

EXAMINER:

FILED: January 15, 2002

FOR: SEMICONDUCTOR OPTICAL DEVICE AND METHOD FOR FABRICATING SAME

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY	APPLICATION NUMBER	MONTH/DAY/YEAR
JAPAN	2001-027145	February 2, 2001

RECEIVED
MAR 14 2002
TC 1800 MAIL ROOM
RECEIVED
MAR 12 2002
TECHNOLOGY CENTER 2800

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1 has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Joseph A. Scafetta, Jr.

Bradley D. Lytle

Registration No. 40,073

Joseph A. Scafetta, Jr.
Registration No. 26,803



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)



日本国特許庁
JAPAN PATENT OFFICE

10,044,990

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 2月 2日

出願番号

Application Number:

特願2001-027145

出願人

Applicant(s):

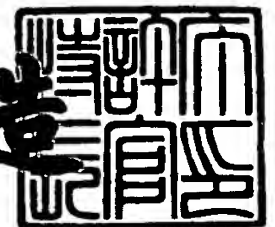
古河電気工業株式会社

RECEIVED
MAR 14 2002
TC 2800 MAIL ROOM

2001年 6月 7日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3053440

【書類名】 特許願

【整理番号】 A00334

【提出日】 平成13年 2月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 H01S 03/08

【発明の名称】 半導体光素子及びその作製方法

【請求項の数】 7

【発明者】

 【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

 【氏名】 荒川 智志

【発明者】

 【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

 【氏名】 黒部 立郎

【発明者】

 【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

 【氏名】 池田 成明

【発明者】

 【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

 【氏名】 山口 武治

【特許出願人】

 【識別番号】 000005290

 【氏名又は名称】 古河電気工業株式会社

 【代表者】 古河 潤之助

【代理人】

 【識別番号】 100096231

【弁理士】

【氏名又は名称】 稲垣 清

【選任した代理人】

【識別番号】 100095326

【弁理士】

【氏名又は名称】 畑中 芳実

【手数料の表示】

【予納台帳番号】 029388

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9305593

【包括委任状番号】 9302325

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体光素子及びその作製方法

【特許請求の範囲】

【請求項 1】 電界吸収型光変調器（以下、E A 光変調器と言う）と、E A 光変調器の光源として設けられた分布帰還型半導体レーザ素子（以下、D F B レーザと言う）とをモノリシックに集積した半導体光素子において、

E A 光変調器は、A l G a I n A s 系材料からなり、光の進行方向に対して垂直な面での光のフィールドの幅より広い幅を有する量子井戸構造活性層を含む化合物半導体積層構造とを備え、

D F B レーザは、B H 構造として形成された G a I n A s P 系材料からなる量子井戸構造活性層を備えていることを特徴とする半導体光素子。

【請求項 2】 E A 光変調器が、埋め込みリッジ構造又は S A S 構造のいずれかの化合物半導体積層構造を備え、埋め込み層として半絶縁性の I n P 層を有するとき、

上部クラッドの少なくとも一部として、G a I n A s P 又は A l G a I n A s からなるストライプ状の光導波層を備えていることを特徴とする請求項 1 に記載の半導体光素子。

【請求項 3】 電界吸収型光変調器（以下、E A 光変調器と言う）と、E A 光変調器の光源として設けられた分布帰還型半導体レーザ素子（以下、D F B レーザと言う）とをモノリシックに集積した半導体光素子の作製方法であって、

半導体基板の D F B レーザ形成領域及び E A 光変調器形成領域上に、G a I n A s P 系材料からなる量子井戸構造活性層を備える D F B レーザ、又は A l G a I n A s 系材料からなる量子井戸構造活性層を備える E A 光変調器のいずれか一方の積層構造を形成する第 1 の積層構造形成工程と、

半導体基板の他方の形成領域上の一方の積層構造をエッチングして基板を露出させ、次いで他方の形成領域上に他方の積層構造を形成する第 2 の積層構造形成工程と、

一方の積層構造及び他方の積層構造を同時にエッチングして、それぞれ、ストライプ状のメサ構造を形成するメサ形成エッチング工程と

を備えることを特徴とする半導体光素子の作製方法。

【請求項4】 第1又は第2の積層構造形成工程では、E A光変調器の積層構造の上部クラッドの少なくとも一部としてGaInAsP又はAlGaInAsからなる光導波層を成膜することを特徴とする請求項3に記載の半導体光素子の作製方法。

【請求項5】 メサ形成エッチング工程では、ドライエッチング法によるエッチングに際し、E A光変調器形成領域で、量子井戸構造活性層又は上部クラッド層の少なくとも一部を構成するAlGaInAs系材料層をエッチング停止層として機能させることを特徴とする請求項3又は4に記載の半導体光素子の作製方法。

【請求項6】 メサ形成エッチング工程では、第2の積層構造形成工程に引き続いて成膜装置のチャンバ内で、CBr₄等の臭素系ガスをエッチングガスとしたドライエッチングを行うことを特徴とする請求項5に記載の半導体光素子の作製方法。

【請求項7】 メサ形成エッチング工程に続いて、一方の積層構造のメサ構造及び他方の積層構造のメサ構造を同時に半絶縁性InP層で同時に埋め込む工程を有し、

E A光変調器形成領域では埋め込みリッジ構造又はS A S構造のいずれかの化合物半導体積層構造を形成し、D F Bレーザ形成領域ではB H構造を形成することを特徴とする請求項3から6のうちのいずれか1項に記載の半導体光素子の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、E A光変調器と、E A光変調器の光源として設けられたD F Bレーザとをモノリシックに集積した半導体光素子及びその作製方法に関し、更に詳細には、変調特性に優れ、光通信等の分野で最適なE A光変調器を備えた半導体光素子及びその作製方法に関するものである。

【0002】

【従来の技術】

光変調器と、光変調器の光源として単一縦モードの半導体レーザ素子とをモノリシックに集積した、光変調器－半導体レーザ素子集積の半導体光素子が開発され、実用化されつつある。

このような集積半導体光素子の一つとして、光変調器には電界による吸収係数の変化を利用するElectron-Absorption（電界吸収）型光変調器（以下、EA光変調器と言う）を、EA光変調器の光源には分布帰還型半導体レーザ素子（以下、DFBレーザと言う）を備えた半導体光素子が注目されている。

【0003】

ここで、図12及び図13を参照して、従来のEA光変調器－DFBレーザ・集積半導体光素子（以下、EA－DFBと言う）100の構成を説明する。図12は従来のEA－DFBの平面図である。図13（a）及び図13（b）は、それぞれ、従来のEA－DFBを構成するDFBレーザ及びEA光変調器の構成を示す図12の線VII－VIIでの断面図、及び図12の線VIII－VIIIでの断面図である。

従来のEA－DFB100は、それぞれ、半絶縁性埋め込み層で多重量子井戸構造を含むヘテロ接合構造を埋め込んだ、GaInAsP系SI－BH型のDFBレーザ及びEA光変調器を有する半導体光素子であって、図12に示すように、DFBレーザ100AとEA光変調器100Bとを一つのn－InP基板12上に導波方向に同軸状でモノリシックに集積させたものである。

【0004】

DFBレーザ100Aは、図13（a）に示すように、EA光変調器100Bと共通のn－InP基板12のDFBレーザ領域上に、膜厚100nmのn－InP下部クラッド層14、バンドギャップ波長 λ_g が1.55 μ mのGaInAsPからなるSCH－MQW16、膜厚100nmのp－InP上部クラッド層18、バンドギャップ波長 λ_g が1200nmのGaInAsPからなる膜厚10nmの回折格子層20に形成された回折格子20aと、膜厚10nmのp－InPキャップ層22を含む膜厚250nmのp－InP上部クラッド層24と、並びにそれぞれEA光変調器100Bと共通の、膜厚2000nmのp－InP上

部クラッド層40及び膜厚300nmのp-GaInAsコンタクト層42との積層構造を有する。

【0005】

上述の積層構造の下部クラッド層14の上部、SCH-MQW16、上部クラッド層18、回折格子20a、p-InPキャップ層22を含む上部クラッド層24、上部クラッド層40、及びコンタクト層42は、メサ構造48として形成されている。更に、メサ構造48の両側は、EA光変調器100Bと共通の半絶縁性のFeドーピングInP層（以下、Fe-InP層と言う）52で埋め込まれている。

SiN膜からなる共通のパッシベーション膜56が、コンタクト層42上の窓54を除いてメサ構造48の両側のFe-InP層52上に成膜されている。

コンタクト層42上には窓54を介してp側電極58が、また、共通のn-InP基板12の裏面には共通のn側電極60が形成されている。

【0006】

EA光変調器100Bは、図13（b）に示すように、DFBレーザ100Aと共通のn-InP基板12のEA光変調器領域上に、膜厚50nmのn-InPバッファ層102、バンドギャップ波長 λ_g が $1.52\mu\text{m}$ のGaInAsPからなるSCH-MQW104、膜厚200nmのp-InP上部クラッド層106、並びにそれぞれDFBレーザ100Aと共通の、膜厚2000nmのp-InP上部クラッド層40及び膜厚300nmのp-GaInAsコンタクト層42との積層構造を有する。

【0007】

上述の積層構造のn-InPバッファ層102の上部、SCH-MQW104、上部クラッド層106、上部クラッド層40、及びコンタクト層42は、メサ構造108として形成されている。更に、メサ構造108の両側はDFBレーザ100Aと共通の半絶縁性のFe-InP層58で埋め込まれている。

SiN膜からなる共通のパッシベーション膜56が、コンタクト層42上の窓110を除いてメサ構造108の両側のFe-InP層58上に成膜されている。

コンタクト層 4 2 上には窓 1 1 0 を介して p 側電極 1 1 2 が、また、共通の n-I n P 基板 1 2 の裏面には共通の n 側電極 6 0 が形成されている。

【 0 0 0 8 】

上述の従来の E A - D F B 1 0 0 の作製方法を説明する。

先ず、D F B レーザ領域と E A 光変調器領域を有する n-I n P 基板 1 2 上の全面に、G a I n A s P 系 D F B - L D 構造を導波層まで形成する。

即ち、n-I n P 基板 1 2 上全面に、例えば M O C V D 法によって n-I n P 下部クラッド層 1 4、S C H - M Q W 1 6、p-I n P 上部クラッド層 1 8、回折格子層 2 0、及び p-I n P キャップ層 2 2 をエピタキシャル成長させる。

次いで、キャップ層 2 2 及び回折格子層 2 0 をエッチングして回折格子 2 0 a を形成し、続いて p-I n P 上部クラッド層 2 4 をエピタキシャル成長させて、回折格子 2 0 a を埋め込むと共に回折格子 2 0 a 上にクラッド層 2 4 を有する積層構造体を形成する。

【 0 0 0 9 】

次いで、D F B レーザ領域の積層構造体を覆う S i N マスクを形成し、マスクから露出している E A 光変調器領域に形成された積層構造体をエッチングして n-I n P 基板 1 2 を露出させる。

続いて、G a I n A s P 系 E A 光変調器構造を露出させた領域（光変調器領域）の n-I n P 基板 1 2 上に選択成長させる。つまり、n-I n P 基板 1 2 上に、例えば M O C V D 法によって、n-I n P バッファ層 1 0 2、S C H - M Q W 1 0 4、p-I n P 上部クラッド層 1 0 6 をエピタキシャル成長させて、積層構造体を形成する。

【 0 0 1 0 】

次に、D F B レーザ領域の S i N マスクを除去した後、基板全面に p-I n P 上部クラッド層 4 0 及び p-G a I n A s コンタクト層 4 2 をエピタキシャル成長させる。

次いで、幅 2 μ m のストライプ状の S i N マスクをそれぞれ D F B レーザ領域の積層構造体及び E A 光変調器領域の積層構造体上に連続して形成し、続いてそれらをマスクにしてドライエッチングを行う。

これにより、DFBレーザ領域には、下部クラッド層14の上部、SCH-MQW16、上部クラッド層18、回折格子20a、p-InPキャップ層22を含む上部クラッド層24、上部クラッド層40、及びコンタクト層42からなるメサ構造48を形成する。

一方、EA光変調器領域には、n-InPバッファ層102の上部、SCH-MQW104、p-InP上部クラッド層106、上部クラッド層40、及びコンタクト層42からなるメサ構造108を形成する。

【0011】

次いで、SiNマスクをそれぞれ選択成長マスクとして使用し、半絶縁性のFe-InP電流ブロッキング層52を埋め込み成長させ、形成したメサ構造48、及び108の両側を埋め込む。

更に、パッシベーション膜56、p側電極58、110及びn側電極60等を形成することにより、EA-DFB100を作製することができる。

【0012】

【発明が解決しようとする課題】

上述した従来のEA-DFB100は良好な変調特性を示すものの、光通信分野での大容量高速通信の要求に応えるためには、更に、温度特性が良好で、優れた高速変調特性を示すEA-DFBが求められている。

そこで、本発明の目的は、温度特性が良好で、優れた高速変調特性を示すEA光変調器を備えた半導体光素子及びその作製方法を提供することである。

【0013】

【課題を解決するための手段】

本発明者は、EA光変調器の活性層として、従来のGaInAsP系量子井戸構造に代えてAlGaInAs系量子井戸構造を使うことにより、温度特性及び変調特性を向上させることを着想した。

しかし、AlGaInAs系量子井戸構造の採用に際して、AlGaInAs等のAl含有層を井戸層として有するリッジ導波路構造を採用し、リッジ導波路構造の形成に当たりAlGaInAs等のAl含有層を露出させると、Alが酸化されてAlGaInAsの特性が変化するおそれがある。

従って、従来のEA光変調器のように、量子井戸層をストライプ領域（メサ構造）に残し、メサ構造の両側を電流ブロック層で埋め込んだBH（Buried Heterostructure）構造をAlGaInAs系量子井戸構造のEA光変調器に採用することは難しい。

【0014】

そこで、本発明者は、DFBレーザとEA光変調器をモノリシックに集積させた半導体光素子を形成するに際して、DFBレーザをGaInAsP系BH構造として形成し、AlGaInAs系EA変調器をリッジ構造、埋込リッジ構造もしくはSAS構造等の量子井戸を全面に残す構造とすることにより、作製に際してAlGaInAsのようなAl含有層の酸化を防止できることを実験により確認した。

また、DFBレーザ領域及びEA光変調器領域のストライプ形成、メサエッチング及び埋込成長を一括して同時に行うこと、メサエッチングではメタン系エッチングガス、臭素系エッチングガス等を使い、ドライエッチングする際のエッチングガスのAl含有層の非Al含有層に対するエッチング選択性を利用して、DFBレーザ領域では下部クラッドまで、EA変調器領域はAlGaInAs等のAl含有層をエッチング停止層として機能させることを考えた。そして、これにより、自動的にBH構造のDFBレーザと埋込リッジ構造のEA光変調器を容易に形成できることを実験によって確認した。

【0015】

上記目的を達成するために、上記知見に基づいて、本発明に係る半導体光素子は、電界吸収型光変調器（以下、EA光変調器と言う）と、EA光変調器の光源として設けられた分布帰還型半導体レーザ素子（以下、DFBレーザと言う）とをモノリシックに集積した半導体光素子において、

EA光変調器は、AlGaInAs系材料からなり、光の進行方向に対して垂直な面での光のフィールドの幅より広い幅を有する量子井戸構造活性層を含む化合物半導体積層構造とを備え、

DFBレーザは、BH構造として形成されたGaInAsP系材料からなる量子井戸構造活性層を備えていることを特徴としている。

【 0 0 1 6 】

E A 光変調器が、埋め込みリッジ構造又は S A S 構造のいずれかの化合物半導体積層構造を備え、埋め込み層として半絶縁性の I n P 層を有するとき、好適には、上部クラッドの少なくとも一部として、G a I n A s P 又は A l G a I n A s からなるストライプ状の光導波層を備えている。これにより、I n P からなる埋め込み層に対して横方向の光閉じ込め構造を形成し、導波効率を向上させることができる。

【 0 0 1 7 】

本発明に係る半導体光素子の作製方法は、電界吸収型光変調器（以下、E A 光変調器と言う）と、E A 光変調器の光源として設けられた分布帰還型半導体レーザ素子（以下、D F B レーザと言う）とをモノリシックに集積した半導体光素子の作製方法であって、

半導体基板の D F B レーザ形成領域及び E A 光変調器形成領域上に、G a I n A s P 系材料からなる量子井戸構造活性層を備える D F B レーザ、又は A l G a I n A s 系材料からなる量子井戸構造活性層を備える E A 光変調器のいずれか一方の積層構造を形成する第 1 の積層構造形成工程と、

半導体基板の他方の形成領域上の一方の積層構造をエッチングして基板を露出させ、次いで他方の形成領域上に他方の積層構造を形成する第 2 の積層構造形成工程と、

一方の積層構造及び他方の積層構造を同時にエッチングして、それぞれ、ストライプ状のメサ構造を形成するメサ形成エッチング工程とを備えることを特徴としている。

【 0 0 1 8 】

第 1 又は第 2 の積層構造形成工程では、上部クラッドの少なくとも一部として G a I n A s P 又は A l G a I n A s からなる光導波層を成膜するようにしても良い。

【 0 0 1 9 】

メサ形成エッチング工程では、ドライエッチング法によるエッチングに際し、E A 光変調器形成領域で、量子井戸構造活性層又は上部クラッド層の少なくとも

一部を構成する AlGaInAs 系材料層をエッチング停止層として機能させる。また、メサ形成エッチング工程では、成膜装置のチャンバ内で積層構造形成工程に引き続いて、 CBr_4 等の臭素系ガスをエッチングガスとしたドライエッチングを行う。

【 0 0 2 0 】

メサ形成エッチング工程に続いて、一方の積層構造のメサ構造及び他方の積層構造のメサ構造を同時に半絶縁性 InP 層で同時に埋め込む工程を有し、 EA 光変調器形成領域では埋め込みリッジ構造又は SAS 構造のいずれかの化合物半導体積層構造を形成し、 DFB レーザ形成領域では BH 構造を形成する。

【 0 0 2 1 】

【発明の実施の形態】

以下に、実施形態例を挙げ、添付図面を参照して、本発明の実施の形態を具体的かつ詳細に説明する。

以下の実施形態例では、 DFB レーザと EA 光変調器とを突き合わせ接続させた例を挙げているが、これに限らず、導波路領域を介して DFB レーザと EA 光変調器とを接続しても良い。また、基板の組成、各化合物半導体層の組成及び膜厚は、本発明の理解を容易にするための例示であって、本発明がこれに限られるものではない。

【 0 0 2 2 】

半導体光素子の実施形態例 1

本実施形態例は、 EA 光変調器と DFB レーザとをモノリシックに集積させた半導体光素子（以下、 EA-DFB と言う）に本発明に係る半導体光素子を適用した実施形態の一例であって、図 1 は本実施形態例の EA-DFB の平面図である。図 2 (a) 及び図 2 (b) は、それぞれ、本実施形態例の EA-DFB を構成する DFB レーザ及び EA 光変調器の構成を示す図 1 の線 I-I での断面図、及び図 1 の線 II-II での断面図である。図 1 及び図 2 に示す部位のうち図 1 2 及び図 1 3 と同じものには同じ符号を付している。以下の図 3 から図 1 0 についても同様である。尚、図 1 に示す符号の説明は、図 1 のみならず図 2 から図 6 に示す符号に対するものも含む。

本実施形態例のEA-DFB10は、電流ブロック層として設けられたフェドープの高抵抗InP層からなる半絶縁性埋め込み層で多重量子井戸構造を含むヘテロ接合構造を埋め込んだ、SI-BH型+埋め込みリッジ型のGaInAsP系DFBレーザ及びEA光変調器を備える半導体光素子であって、図1に示すように、DFBレーザ10AとEA光変調器10Bとを一つのn-InP基板12上に導波方向に同一軸状でモノリシックに集積させたものである。

【0023】

DFBレーザ10Aは、図8に示した従来のDFBレーザ100Aと同じ構成のDFBレーザであって、図2(a)に示したように、EA光変調器10Bと共通のn-InP基板12のDFBレーザ領域12A上に、膜厚100nmのn-InP下部クラッド層14、バンドギャップ波長 λ_g が1.55 μm のGaInAsPからなるSCH-MQW16、膜厚100nmのp-InP上部クラッド層18、バンドギャップ波長 λ_g が1200nmのGaInAsPからなる膜厚10nmの回折格子層20に形成された回折格子20a、膜厚10nmのp-InPキャップ層22/膜厚250nmのp-InP上部クラッド層24、膜厚2000nmのp-InP上部クラッド層40、及び膜厚300nmのp-GaInAsコンタクト層42の積層構造を有する。

【0024】

上述の積層構造のうち、下部クラッド層14の上部、SCH-MQW16、上部クラッド層18、回折格子20a、p-InPキャップ層22/上部クラッド層24、上部クラッド層40、及びコンタクト層42は、メサ構造48として形成されている。更に、メサ構造48の両側は半絶縁性のフェドープドInP層（以下、半絶縁性のFe-InP層と言う）52で埋め込まれている。

SiN膜からなる共通のパッシベーション膜56がコンタクト層42上の窓54を除いてメサ構造48の両側のFe-InP層52上に成膜されている。

コンタクト層42上には窓54を介してp側電極58が、また、共通のn-InP基板12の裏面には共通のn側電極60が形成されている。

【0025】

EA光変調器10Bは、図2(b)に示すように、DFBレーザ10Aと共通

の n -InP 基板 12 の EA 光変調器領域 12B 上に、膜厚 50 nm の n -InP バッファ層 30、バンドギャップ波長 λ_g が $1.52 \mu\text{m}$ の AlGaInAs からなる SCH-MQW 32、バンドギャップ波長 λ_g が 1100 nm の p -GaInAsP からなる膜厚 200 nm の光導波層 34、膜厚 200 nm の p -InP 上部クラッド層 36、膜厚 2000 nm の p -InP 上部クラッド層 40、及び膜厚 300 nm の p -GaInAsP コンタクト層 42 の積層構造を有する。

【0026】

上述の積層構造のうち、光導波層 34、上部クラッド層 36、上部クラッド層 40、及びコンタクト層 42 は、メサ構造 50 として形成されている。更に、メサ構造 50 の両側は半絶縁性の Fe-InP 層 52 で埋め込まれている。

SiN 膜からなる共通のパッシベーション膜 56 がコンタクト層 42 上の窓 62 を除いてメサ構造 50 の両側の Fe-InP 層 52 上に成膜されている。

コンタクト層 42 上には窓 62 を介して p 側電極 64 が、また、共通の n -InP 基板 12 の裏面には共通の n 側電極 60 が形成されている。

【0027】

半導体光素子の作製方法の実施形態例 1

本実施形態例は、本発明に係る半導体光素子の作製方法を上述の EA-DFB 10 の作製に適用した実施形態の一例であって、図 3 (a) から (c)、図 4、図 5 (a) 及び (b)、及び図 6 (a) 及び (b) は、それぞれ、本実施形態例の方法に従って EA-DFB 10 を作製する際の工程毎の断面図である。尚、図 5 (a) 及び (b)、及び図 6 (a) 及び (b) は、それぞれ、図 4 の線 III-III、及び線 IV-IV での断面図である。

先ず、図 3 (a) に示すように、DFB レーザ領域 12A と EA 光変調器領域 12B を有する n -InP 基板 12 上の全面に、GaInAsP 系 DFB-LD 構造を導波層まで形成する。

即ち、 n -InP 基板 12 上に、例えば MOCVD 法によって、膜厚 100 nm の n -InP 下部クラッド層 14、バンドギャップ波長 λ_g が $1.55 \mu\text{m}$ の GaInAsP からなる SCH-MQW 16、膜厚 100 nm の p -InP 上部

クラッド層18、バンドギャップ波長 λ_g が1200nmのGaInAsPからなる膜厚10nmの回折格子層20、及び膜厚10nmのp-InPキャップ層22をエピタキシャル成長させる。

【0028】

次いで、図3(b)に示すように、キャップ層22及び回折格子層20をエッチングして回折格子20aを形成し、次いで膜厚250nmのp-InP上部クラッド層24をエピタキシャル成長させて、回折格子20aを埋め込むと共に回折格子20a上にクラッド層24を有する積層構造体26を形成する。

次いで、DFBレーザ領域12Aの積層構造体26を覆うSiNマスク28を形成する。

【0029】

次いで、EA光変調器領域に形成された積層構造体26Bをエッチングしてn-InP基板12を露出させ、続いて、図3(c)に示すように、AlGaInAs系EA光変調器構造を光変調器領域12Bのn-InP基板12上に選択成長させる。

つまり、n-InP基板12上に、例えばMOCVD法によって、膜厚50nmのn-InPバッファ層30、バンドギャップ波長 λ_g が1.52 μ mのAlGaInAsからなるSCH-MQW32、バンドギャップ波長 λ_g が1100nmのp-GaInAsPからなる膜厚200nmの光導波層34、及び膜厚200nmのp-InP上部クラッド層36をエピタキシャル成長させて、積層構造体38を形成する。

【0030】

次に、図4に示すように、DFBレーザ領域のSiNマスク28を除去した後、基板全面に膜厚2000nmのp-InP上部クラッド層40、及び膜厚300nmのp-GaInAsコンタクト層42をエピタキシャル成長させる。

次いで、連続した幅2 μ mのストライプ状のSiNマスク44、46をそれぞれDFBレーザ領域12Aの積層構造体及びEA光変調器領域12Bの積層構造体上に形成する。

【0031】

続いて、SiNマスク44、46をマスクにし、CH₄系エッチングガスを用いたRIE法により、エッチング深さが3000nmになるように制御しつつドライエッチングを行う。

このエッチングによって、DFBレーザ領域12Aでは、図5(a)に示すように、下部クラッド層14の途中までエッチングされ、下部クラッド層14の上部、SCH-MQW16、上部クラッド層18、回折格子20a、p-InPキャップ層22を含む上部クラッド層24、上部クラッド層40、及びコンタクト層42からなるメサ構造48が形成される。

一方、EA光変調器領域12Bでは、図5(b)に示すように、SCH-MQW32を構成するAlGaInAs層がエッチング停止層として機能するので、SCH-MQW32の上面でエッチングが停止し、光導波層34、上部クラッド層36、上部クラッド層40、及びコンタクト層42からなるメサ構造50が形成される。

【0032】

次いで、図6(a)及び(b)に示すように、DFBレーザ領域10A及びEA光変調器10Bの領域で、それぞれ、SiNマスク44及び46を選択成長マスクとして使用し、膜厚2500nmの半絶縁性のFe-InP電流ブロッキング層52を埋め込み成長させ、形成したメサ構造48、及び50の両側を埋め込む。

図示しないが、必要に応じて、パッシベーション膜、分離溝、電極等を形成することにより、DFBレーザ10AとEA光変調器10Bとを備えた実施形態例1のEA-DFB10を作製することができる。

【0033】

実施形態例1のEA-DFB10と同じ構成の試料EA-DFBを実施形態例方法1で作製し、試料EA-DFBの変調特性を評価したところ、EA光変調器をGaInAsP系で作製した従来のEA-DFB100に比べて、変調特性の向上が見られた。

即ち、試料半導体光素子のEA光変調器10Bの周波数特性は18GHzであって、従来のEA光変調器100Bの10GHzに対して大きく向上しているこ

とが確認できた。

【0034】

半導体光素子の実施形態例 2

本実施形態例は、EA光変調器とDFBレーザとをモノリシックに集積させたEA-DFBに本発明に係る半導体光素子を適用した実施形態の別の例であって、図7は本実施形態例のEA-DFBの平面図である。図8(a)及(b)は、それぞれ、本実施形態例のEA-DFBを構成するDFBレーザ及びEA光変調器の構成を示す図7の線V-Vでの断面図、及び図7の線VI-VIでの断面図である。尚、図7に示す符号の説明は、図7のみならず図8から図11に示す符号に対するものも含む。また、図7から図11に示す部位のうち図1から図6と同じものには同じ符号を付している。

本実施形態例のEA-DFB 70は、電流ブロック層としてFeドープの高抵抗InP層を採用したSI-PBH (SemiInsulating Planar Buried Hetrostructure) 構造のDFBレーザと、量子井戸構造活性層を基板全面に残した構造 (SAS構造) のEA光変調器と有するEA-DFBであって、図7に示すように、DFBレーザ70AとEA光変調器70Bを一つのn-InP基板12上にモノリシックに導波方向に同一軸状で集積させたものである。

【0035】

DFBレーザ70Aは、図8(a)に示すように、EA光変調器70Bと共通のn-InP基板12のDFBレーザ領域上に、膜厚100nmのn-InP下部クラッド層14、バンドギャップ波長 λ_g が1.55 μ mのGaInAsPからなるSCH-MQW16、膜厚100nmのp-InP上部クラッド層18、バンドギャップ波長 λ_g が1.200nmのGaInAsPからなる膜厚10nmの回折格子層20に形成された回折格子20aと、膜厚10nmのp-InPキャップ層22を含む膜厚250nmのp-InP上部クラッド層24と、それぞれ、EA光変調器70Bと共通の、膜厚2000nmのp-InP上部クラッド層72、及び膜厚300nmのp-GaInAsコンタクト層74の積層構造を有する。

【0036】

上述の積層構造のうち、下部クラッド層14の上部、SCH-MQW16、上部クラッド層18、回折格子20a、及びp-InPキャップ層22を含む上部クラッド層24は、メサ構造76として形成されている。

更に、メサ構造76の両側は、EA光変調器70Bと共通の半絶縁性のFe-InP層78で埋め込まれている。更にFe-InP層78上には、電子を捕獲するものの正孔を捕獲しないFe-InP層78がp-InP上部クラッド層72と直接接触しないように、ホールボロッキング層として膜厚100nmのn-InP層80がEA光変調器70Bと共通に成膜されている。

p-InP上部クラッド層24及びn-InP層80上には、p-InP上部クラッド層72及びp-GaInAsコンタクト層74が積層されている。

また、コンタクト層74上にはp側電極82が、共通のn-InP基板12の裏面には共通のn側電極60が形成されている。

【0037】

EA光変調器70Bは、図8(b)に示すように、DFBレーザ70Aと共通のn-InP基板12のEA光変調器領域上に、膜厚50nmのn-InPバッファ層30、バンドギャップ波長 λ_g が1.52 μ mのAlGaInAsからなるSCH-MQW32、バンドギャップ波長 λ_g が1100nmのp-GaInAsPからなる膜厚200nmの光導波層34、及び膜厚200nmのp-InP上部クラッド層36、それぞれ、DFBレーザ70Aと共通の、膜厚200nmのp-InP上部クラッド層72、及び膜厚300nmのp-GaInAsコンタクト層74の積層構造を有する。

【0038】

上述の積層構造のうち、光導波層34、上部クラッド層36、上部クラッド層40、及びコンタクト層42は、メサ構造84として形成されている。更に、メサ構造86の両側は半絶縁性のFe-InP層78で埋め込まれ、更にn-InP層80が成膜されている。

p-InP上部クラッド層36及びn-InP層80上には、p-InP上部クラッド層72及びp-GaInAsコンタクト層74が積層されている。

また、コンタクト層74上にはp側電極86が、共通のn-InP基板12の

裏面には共通の n 側電極 60 が形成されている。

【0039】

半導体光素子の作製方法の実施形態例 2

本実施形態例は、本発明に係る半導体光素子の作製方法を上述の EA-DFB 70 の作製に適用した実施形態の一例である。図 9 (a) と (b)、図 10 (a) と (b)、及び図 11 (a) と (b) は、それぞれ、本実施形態例の方法に従って EA-DFB 70 を作製する際の工程毎の断面図である。また、(a) 及び (b) は、それぞれ、図 8 の線 V-V 及び線 VI-VI に対応する断面図である。

本実施形態例では、先ず、実施形態例 1 の作製方法と同様にして、図 3 (c) に示すように、 n -InP 基板 12 の DFB レーザ領域上に積層構造体 26 を、 n -InP 基板 12 の EA 光変調器領域上に積層構造体 38 を、それぞれ、形成する。

【0040】

次いで、連続した幅 $2\mu\text{m}$ のストライプ状の SiN マスク 88 及び 90 をそれぞれ DFB レーザ領域の積層構造体 26 及び EA 光変調器領域の積層構造体 38 上に形成し、続いてそれらをマスクにし、 CH_4 系エッチャントを用いた RIE 法によって、エッチング深さが 500nm になるように制御してドライエッチングを行う。

このエッチングによって、DFB レーザ領域 12A では、図 9 (a) に示すように、下部クラッド層 14 の途中までエッチングされ、下部クラッド層 14 の上部、SCH-MQW 16、上部クラッド層 18、回折格子 20a、及び p -InP キャップ層 22 を含む上部クラッド層 24 からなるメサ構造 76 が形成される。

一方、EA 光変調器領域 12B では、図 9 (b) に示すように、SCH-MQW 32 を構成する AlGaInAs 層がエッチング停止層として機能するので、SCH-MQW 32 の上面でエッチングが停止し、光導波層 34、及び上部クラッド層 36 からなるメサ構造 86 が形成される。

【0041】

次いで、図 10 (a) 及び (b) に示すように、DFB レーザ領域 12A 及び

EA光変調器領域12Bで、SiNマスク88及び90をそれぞれ選択成長マスクとして使用し、膜厚400nmの半絶縁性のFe-InP電流ブロッキング層78を埋め込み成長させ、メサ構造76及び84の両側を埋め込み、更に膜厚100nmのn-InPホールブロッキング層80を成膜する。

【0042】

次に、SiNマスク88及び90をそれぞれ除去した後、図11(a)及び(b)に示すように、DFBレーザ領域12A及びEA光変調器領域12Bで、基板全面に膜厚2000nmのp-InP上部クラッド層72、及び膜厚300nmのp-GaInAsコンタクト層74をエピタキシャル成長させる。

そして、必要に応じて、パッシベーション、分離溝、電極等を形成することにより、図7及び図8に示すEA-DFB70を形成することができる。

【0043】

実施形態例2のEA-DFB70と同じ構成の試料半導体光素子を実施形態例方法2で作製し、試料半導体光素子の変調特性を評価したところ、実施形態例1のEA-DFB10と同様の変調特性の向上が確認できた。

【0044】

【発明の効果】

本発明の構成によれば、AlGaInAs系材料からなる量子井戸構造活性層と、活性層上に特定の化合物半導体積層構造とを備えたEA光変調器と、BH構造として形成されたGaInAsP系材料からなる量子井戸構造活性層を備えたDFBレーザとを構成することにより、温度特性及び変調特性に優れたEA光変調器を備えた半導体光素子を実現している。

また、本発明に係る半導体光素子の作製方法は、本発明に係る半導体光素子の好適な作製方法を実現している。つまり、メサエッチングの際、メタン系エッチングガスや、臭素系エッチングガスを使ったドライエッチングによって、GaInAsP系材料で形成されるDFB-LD領域は、基板の一部まで到達できるが、AlGaInAs系材料で形成されるEA変調器領域は、AlGaInAsがエッチングされないで、その上側のみエッチングされる。従って、容易にBH構造と埋込リッジ構造とを容易に集積することが可能となる。

【図面の簡単な説明】

【図 1】

実施形態例 1 の E A - D F B の平面図である。

【図 2】

図 2 (a) 及び図 2 (b) は、それぞれ、実施形態例 1 の E A - D F B を構成する D F B レーザ及び E A 光変調器の構成を示す図 1 の線 I - I での断面図、及び図 1 の線 II - II での断面図である。

【図 3】

図 3 (a) から (c) は、それぞれ、実施形態例 1 の方法に従って E A - D F B を作製する際の工程毎の断面図である。

【図 4】

図 4 は、図 3 (c) に続いて、実施形態例 1 の方法に従って E A - D F B を作製する際の工程毎の断面図である。

【図 5】

図 5 (a) 及び (b) は、それぞれ、図 4 に続いて、実施形態例 1 の方法に従って E A - D F B を作製する際の工程毎の断面図である。

【図 6】

図 6 (a) 及び (b) は、それぞれ、図 5 (a) 及び (b) に続いて、実施形態例 1 の方法に従って E A - D F B を作製した際の工程毎の断面図である。

【図 7】

実施形態例 2 の E A - D F B の平面図である。

【図 8】

図 8 (a) 及 (b) は、それぞれ、実施形態例 2 の E A - D F B を構成する D F B レーザ及び E A 光変調器の構成を示す図 7 の線 V - V での断面図、及び図 7 の線 VI - VI での断面図である。

【図 9】

図 9 (a) と (b) は、それぞれ、実施形態例 2 の方法に従って E A - D F B を作製する際の工程毎の断面図である。

【図 10】

図10(a)と(b)は、それぞれ、図9(a)と(b)に続いて、実施形態例2の方法に従ってEA-DFBを作製する際の工程毎の断面図である。

【図11】

図11(a)と(b)は、それぞれ、図10(a)と(b)に続いて、実施形態例の方法に従ってEA-DFBを作製する際の工程毎の断面図である。

【図12】

従来のEA-DFBの平面図である。

【図13】

図13(a)及び図13(b)は、それぞれ、従来のEA-DFBを構成するDFBレーザ及びEA光変調器の構成を示す図12の線VII-VII'での断面図、及び図12の線VIII-VIII'での断面図である。

【符号の説明】

- 10 実施形態例1のEA-DFB
- 10A DFBレーザ
- 10B EA光変調器
- 12 n-InP基板
- 12A DFBレーザ領域
- 12B EA光変調器領域
- 14 n-InP下部クラッド層
- 16 λ_g が1.55 μm のGaInAsPからなるSCH-MQW
- 18 p-InP上部クラッド層
- 20 λ_g が1200nmのGaInAsPからなる回折格子層
- 20a 回折格子
- 22 p-InPキャップ層
- 24 p-InP上部クラッド層
- 26 DFBレーザ領域上の積層構造体
- 28 SiN膜マスク
- 30 n-InPバッファ層
- 32 λ_g が1.52 μm のAlGaInAsからなるSCH-MQW

- 34 波長 λ_g がp-GaInAsPからなる光導波層
- 36 p-InP上部クラッド層
- 38 EA光変調器領域上の積層構造体
- 40 p-InP上部クラッド層
- 42 p-GaInAsコンタクト層
- 44、46 SiN膜マスク
- 48 DFBレーザ領域上のメサ構造
- 50 EA光変調器領域上のメサ構造
- 52 半絶縁性のFe-InP層
- 54 窓
- 56 SiNパッシベーション膜
- 58 p側電極
- 60 n側電極
- 62 窓
- 64 p側電極
- 70 実施形態例2のEA-DFB
- 70A DFBレーザ
- 70B EA光変調器
- 72 p-InP上部クラッド層
- 74 p-GaInAsコンタクト層
- 76 DFBレーザ領域上のメサ構造
- 78 半絶縁性のFe-InP層
- 80 n-InPホールボロッキング層
- 82 p側電極
- 84 EA光変調器領域上のメサ構造
- 86 p側電極
- 88、90 SiN膜マスク
- 100 EA-DFB
- 100A DFBレーザ

1 0 0 B E A 光変調器

1 0 2 n - I n P バッファ層

1 0 4 λ_g が $1.52 \mu m$ の G a I n A s P からなる SCH-MQW

1 0 6 p - I n P 上部クラッド層

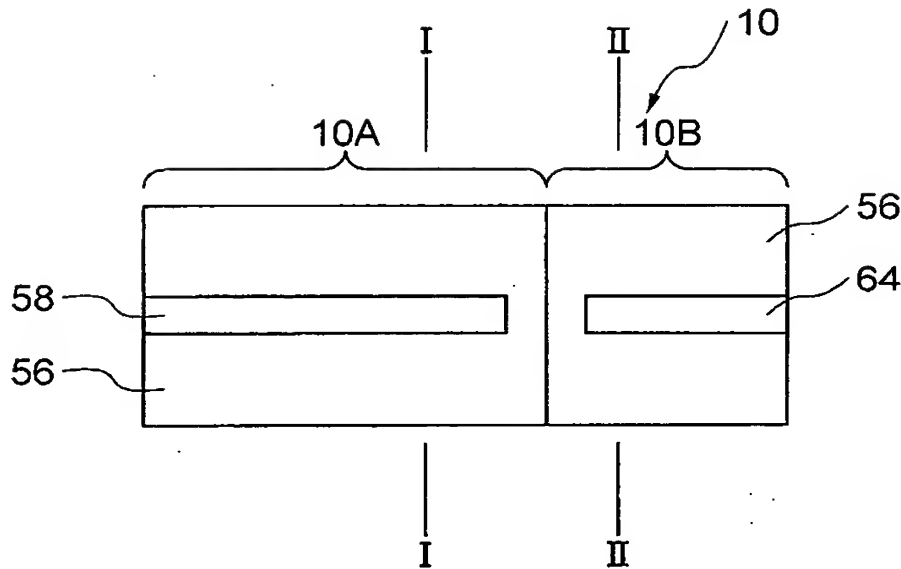
1 0 8 E A 光変調器領域上のメサ構造

1 1 0 窓

1 1 2 p 側電極

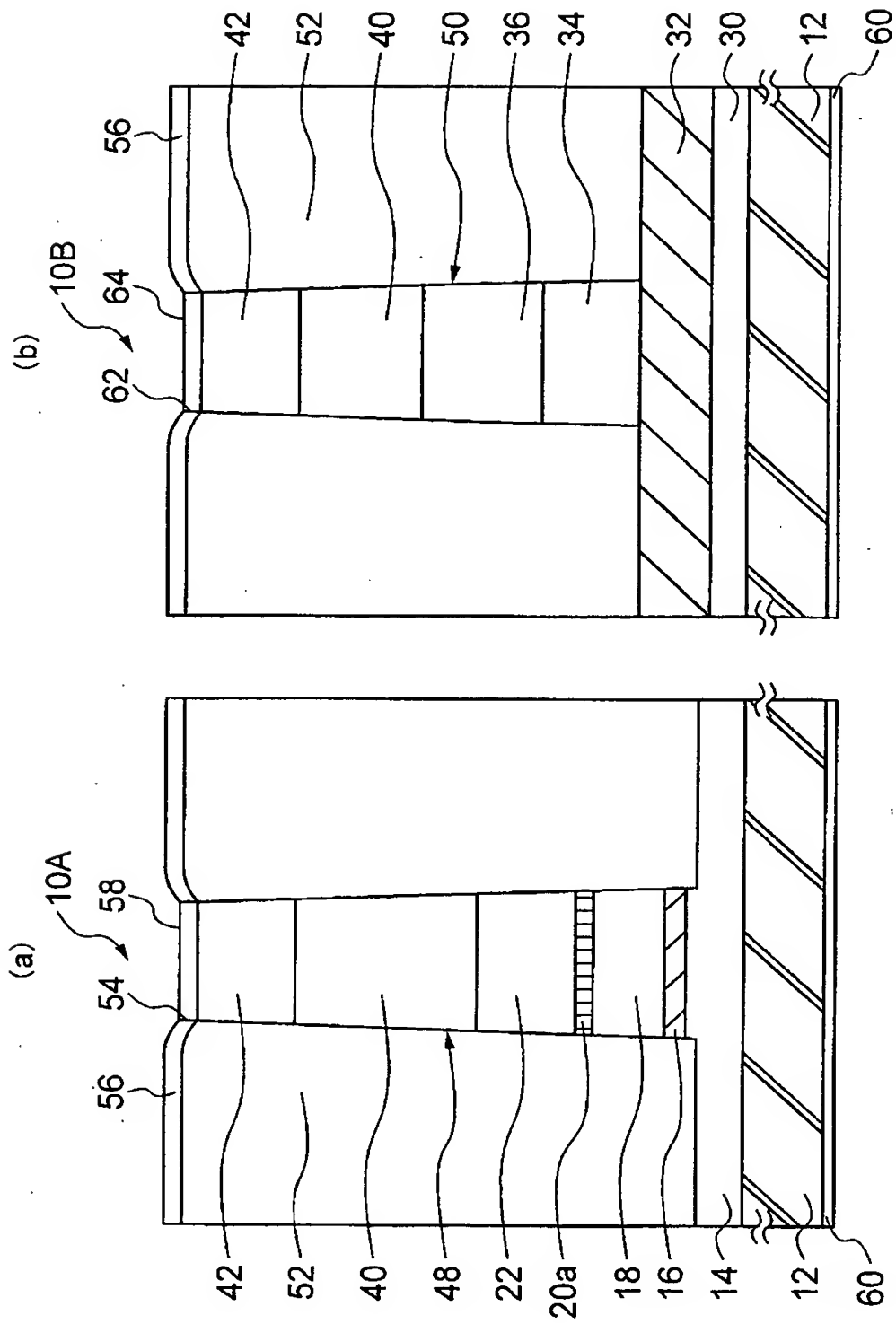
【書類名】 図面

【図 1】

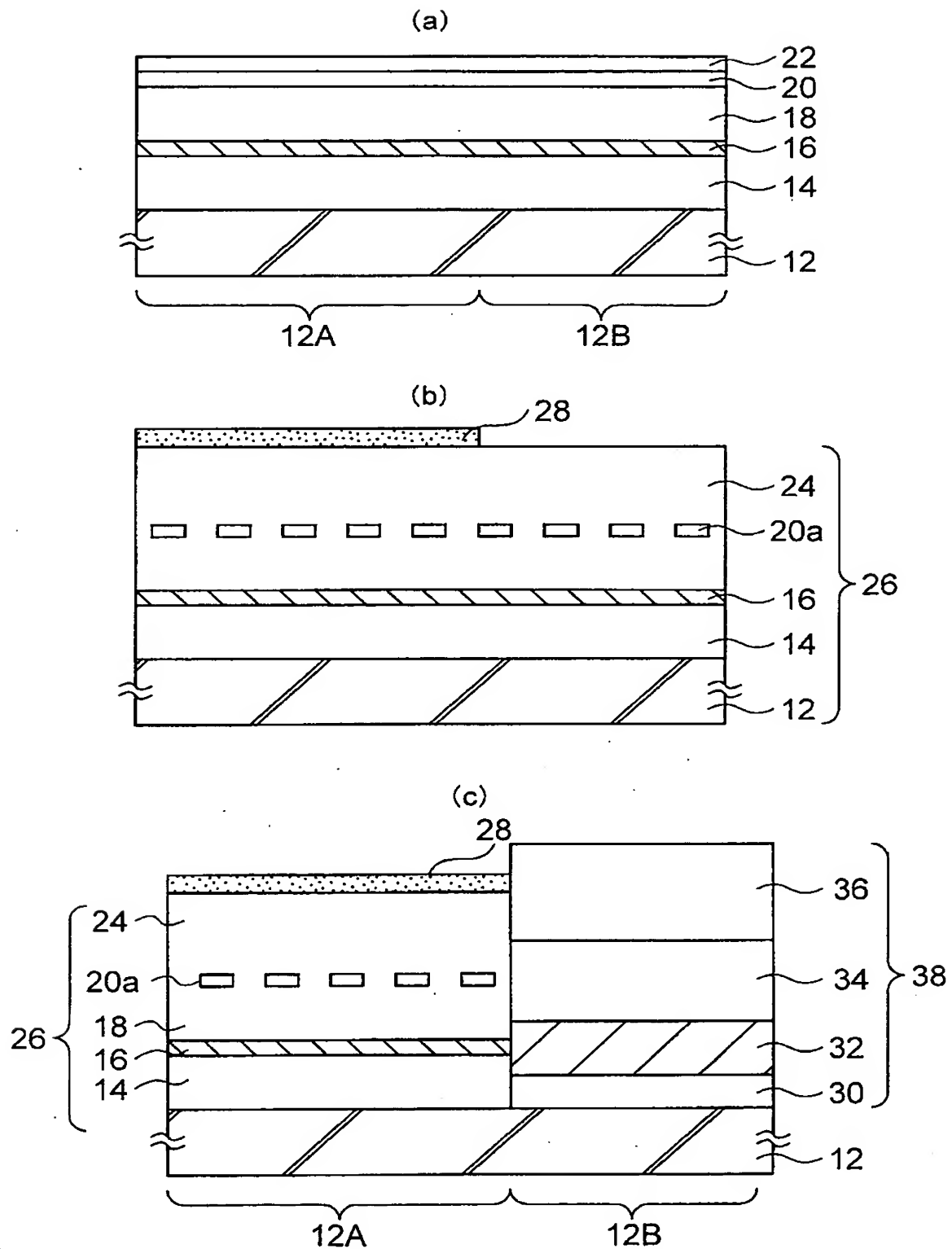


- | | |
|---|----------------------|
| 10 : 実施形態例1のEA-DFB | 36 : p-InP上部クラッド層 |
| 10A : DFBレーザ | 38 : EA光変調器領域上の積層構造体 |
| 10B : EA光変調器 | 40 : p-InP上部クラッド層 |
| 12 : n-InP基板 | 42 : p-GaInAsコンタクト層 |
| 12A : DFBレーザ領域 | 48 : DFBレーザ領域上のメサ構造 |
| 12B : EA光変調器領域 | 50 : EA光変調器領域上のメサ構造 |
| 14 : n-InP下部クラッド層 | 52 : 半絶縁性のFe-InP層 |
| 16 : λ_g が $1.55\mu\text{m}$ のGaInAsP
からなるSCH-MQW | 54 : 窓 |
| 18 : p-InP上部クラッド層 | 56 : SiNパッシベーション膜 |
| 20 : λ_g が 1200nm のGaInAsP
からなる回折格子層 | 58 : p側電極 |
| 20a : 回折格子 | 60 : n側電極 |
| 22 : p-InPキャップ層 | 62 : 窓 |
| 24 : p-InP上部クラッド層 | 64 : p側電極 |
| 26 : DFBレーザ領域上の積層構造体 | |
| 28 : SiN膜マスク | |
| 30 : n-InPバッファ層 | |
| 32 : λ_g が $1.52\mu\text{m}$ のAlGaInAs
からなるSCH-MQW | |
| 34 : 波長 λ_g がp-GaInAsPからなる光導波層 | |

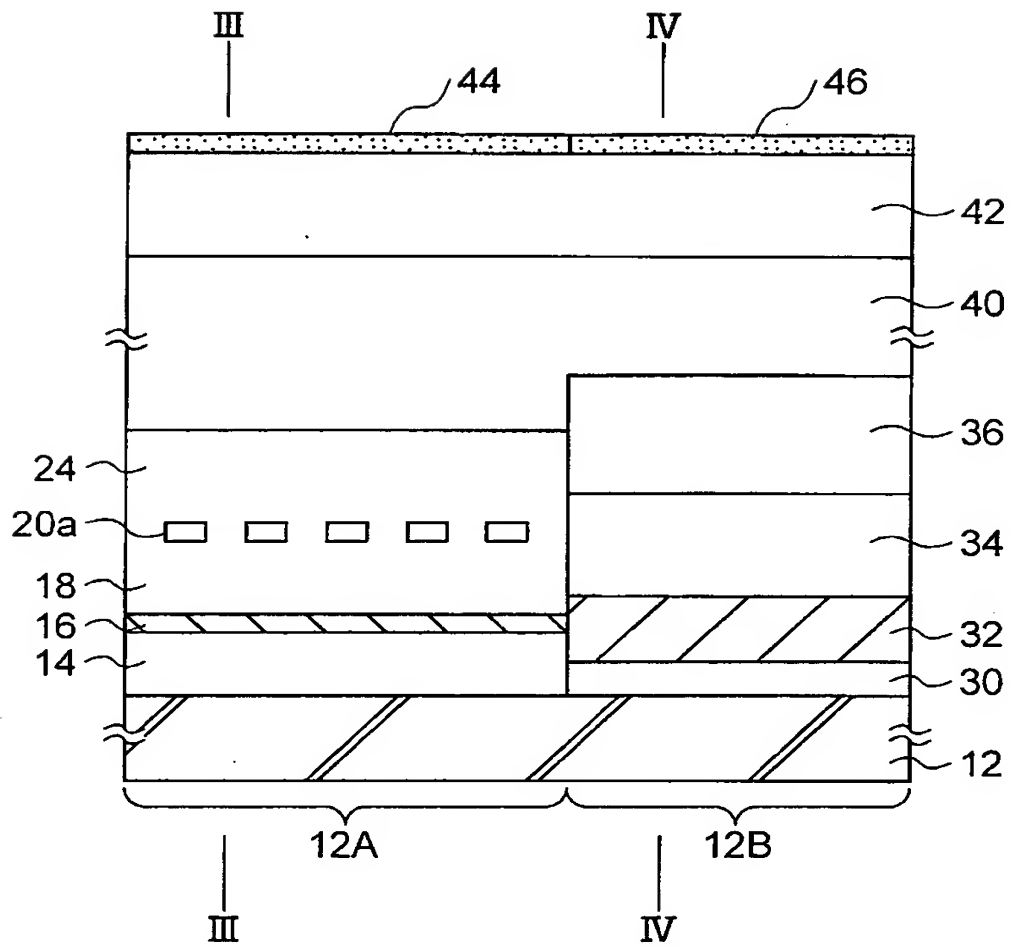
【図 2】



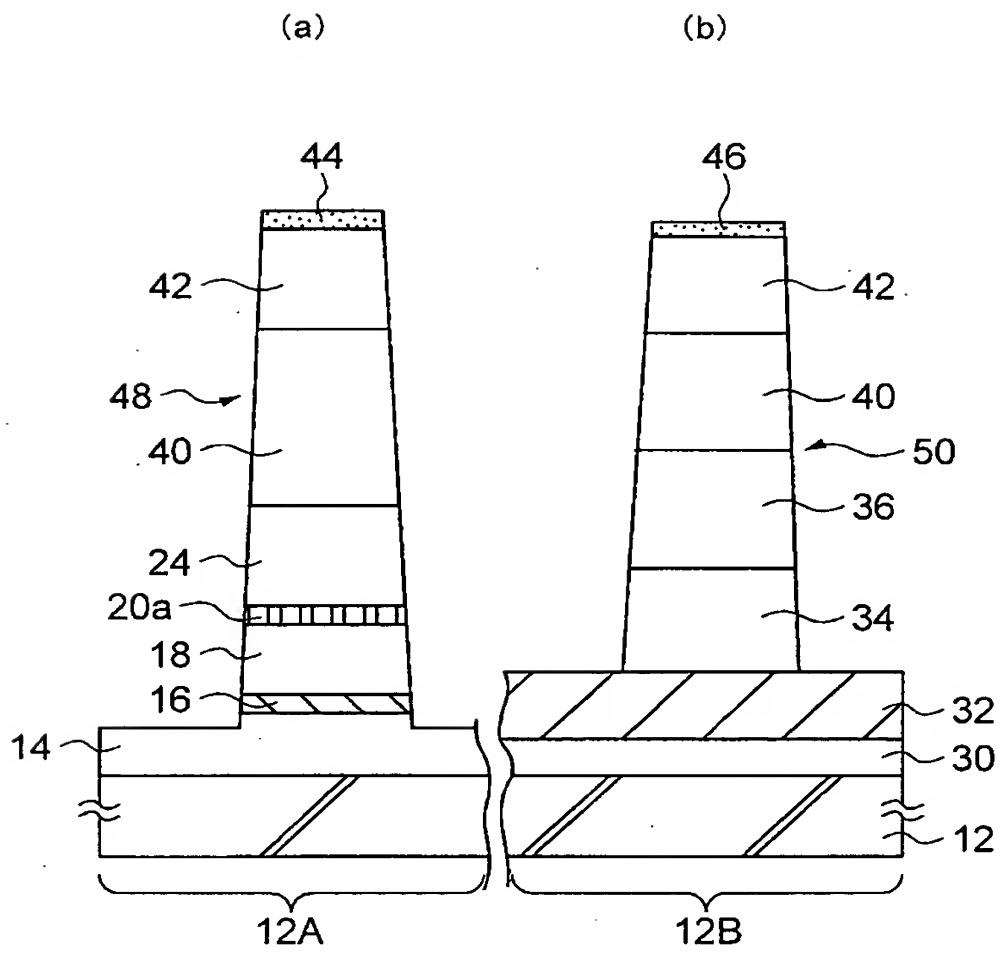
【図3】



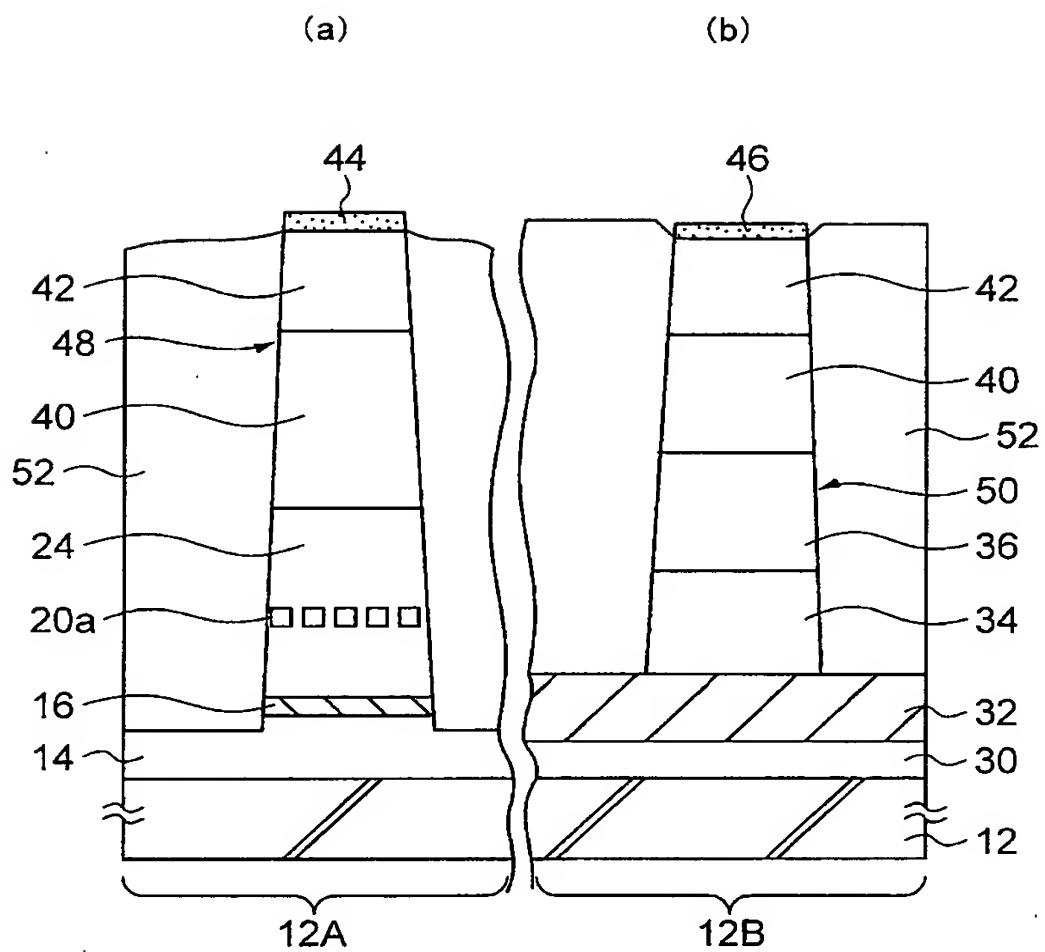
【図 4】



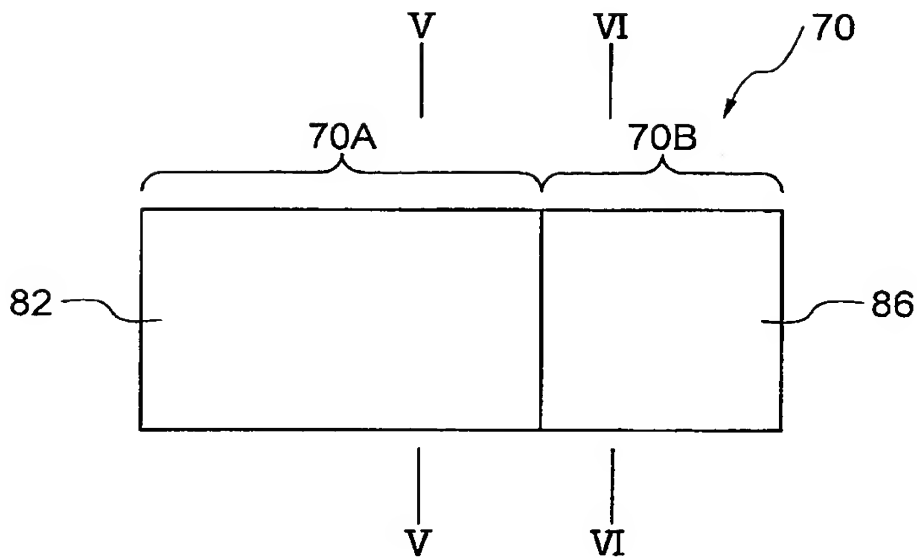
【図 5】



【図 6】

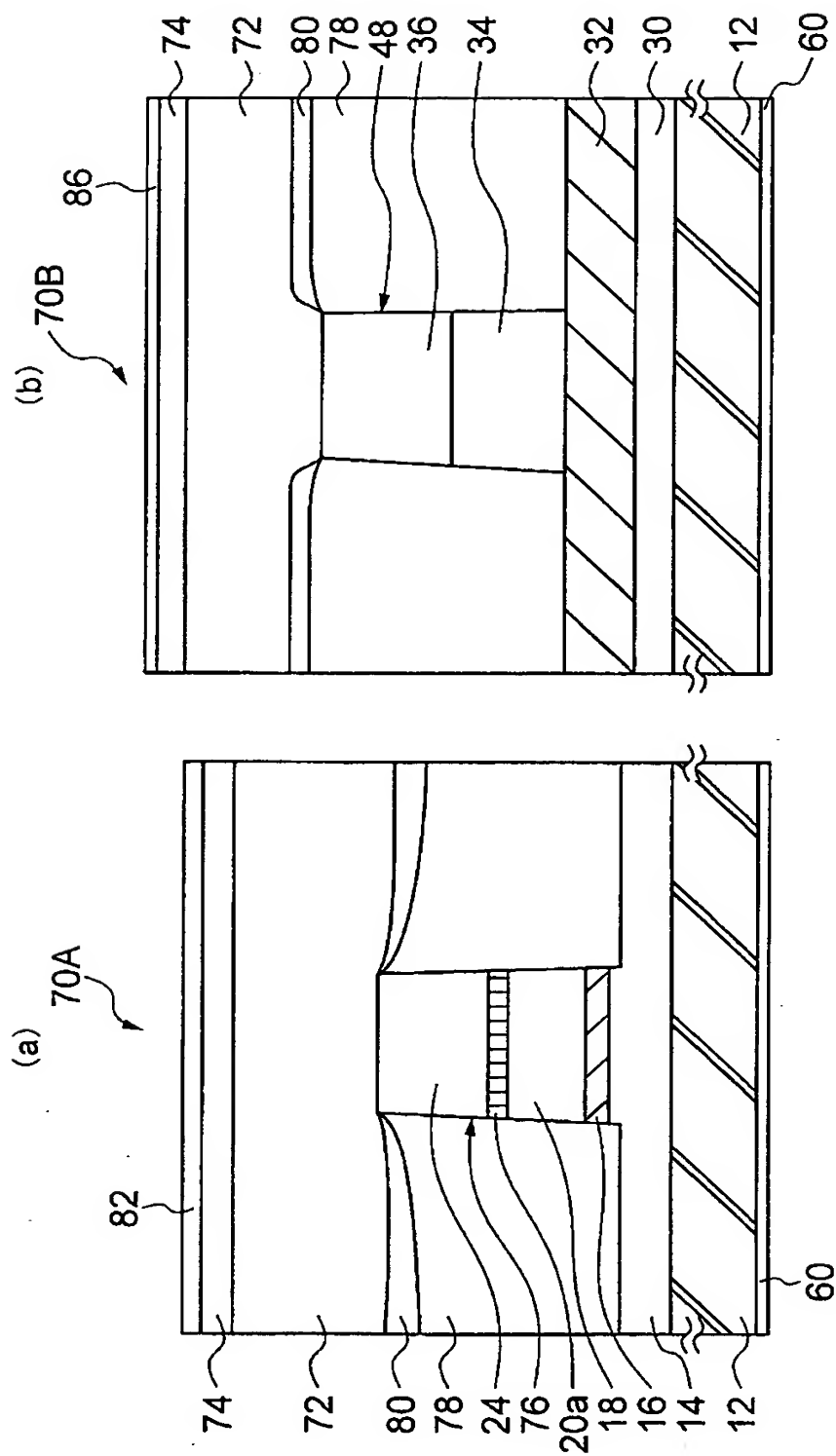


【図 7】

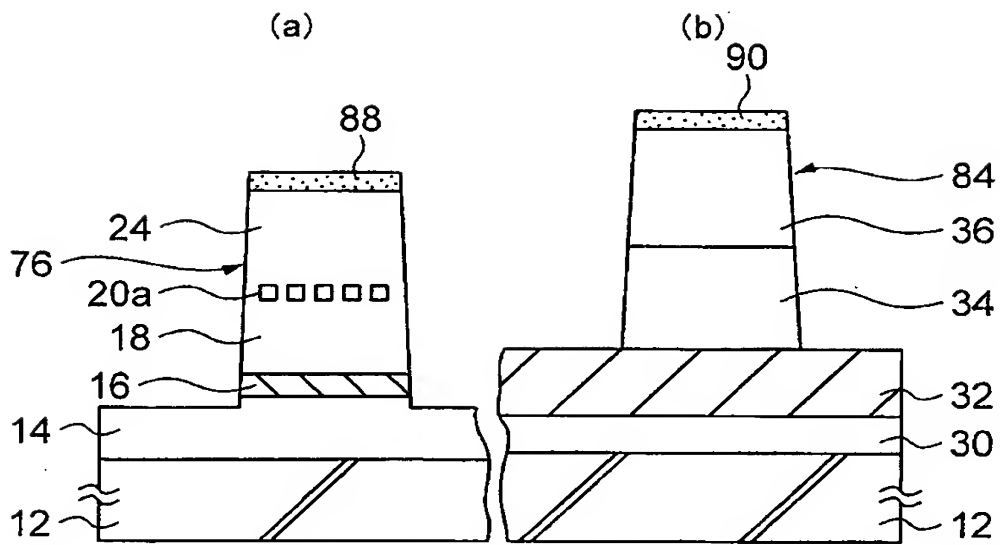


- 70 : 実施形態例2のEA-DFB
- 70A : DFBレーザ
- 70B : EA光変調器
- 72 : p-InP上部クラッド層
- 74 : p-GaInAsコンタクト層
- 76 : DFBレーザ領域上のメサ構造
- 78 : 半絶縁性のFe-InP層
- 80 : n-InPホールボロッキング層
- 82 : p側電極
- 84 : EA光変調器領域上のメサ構造
- 86 : p側電極

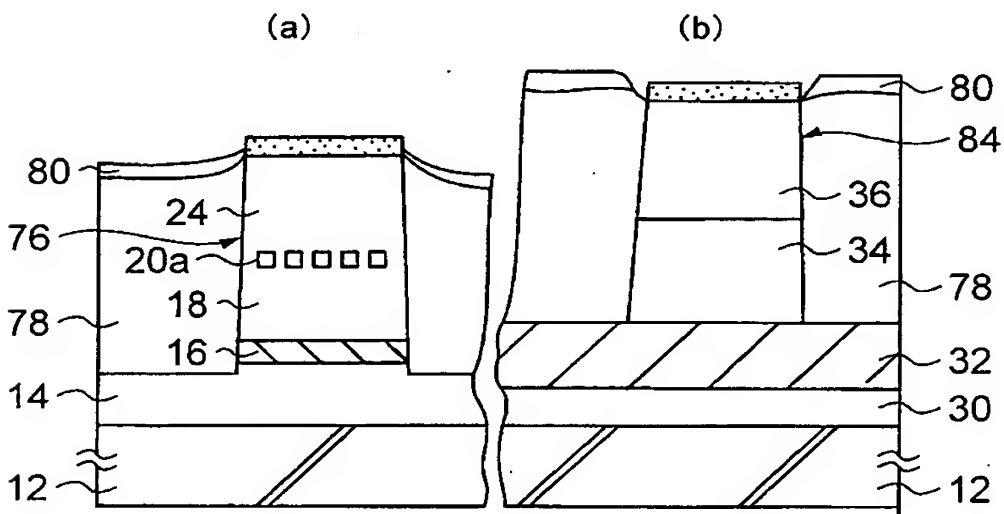
【図 8】



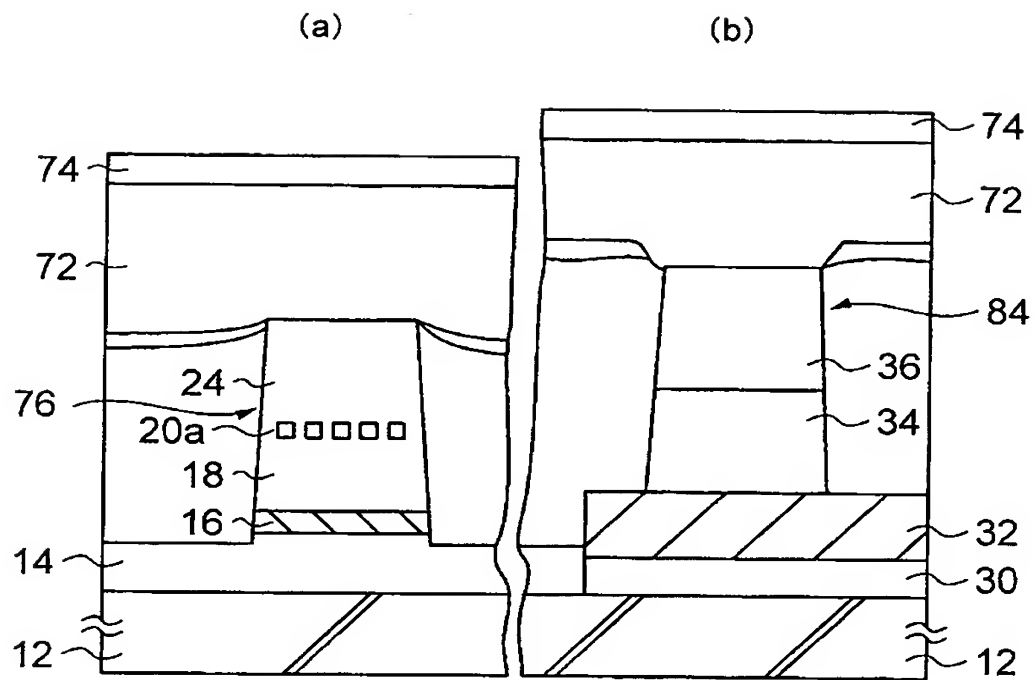
【図9】



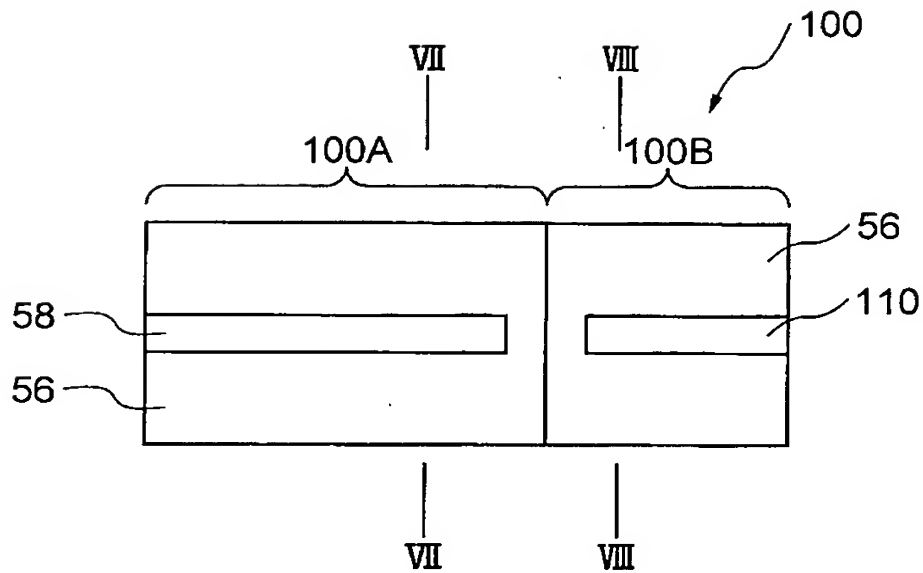
【図10】



【図 11】

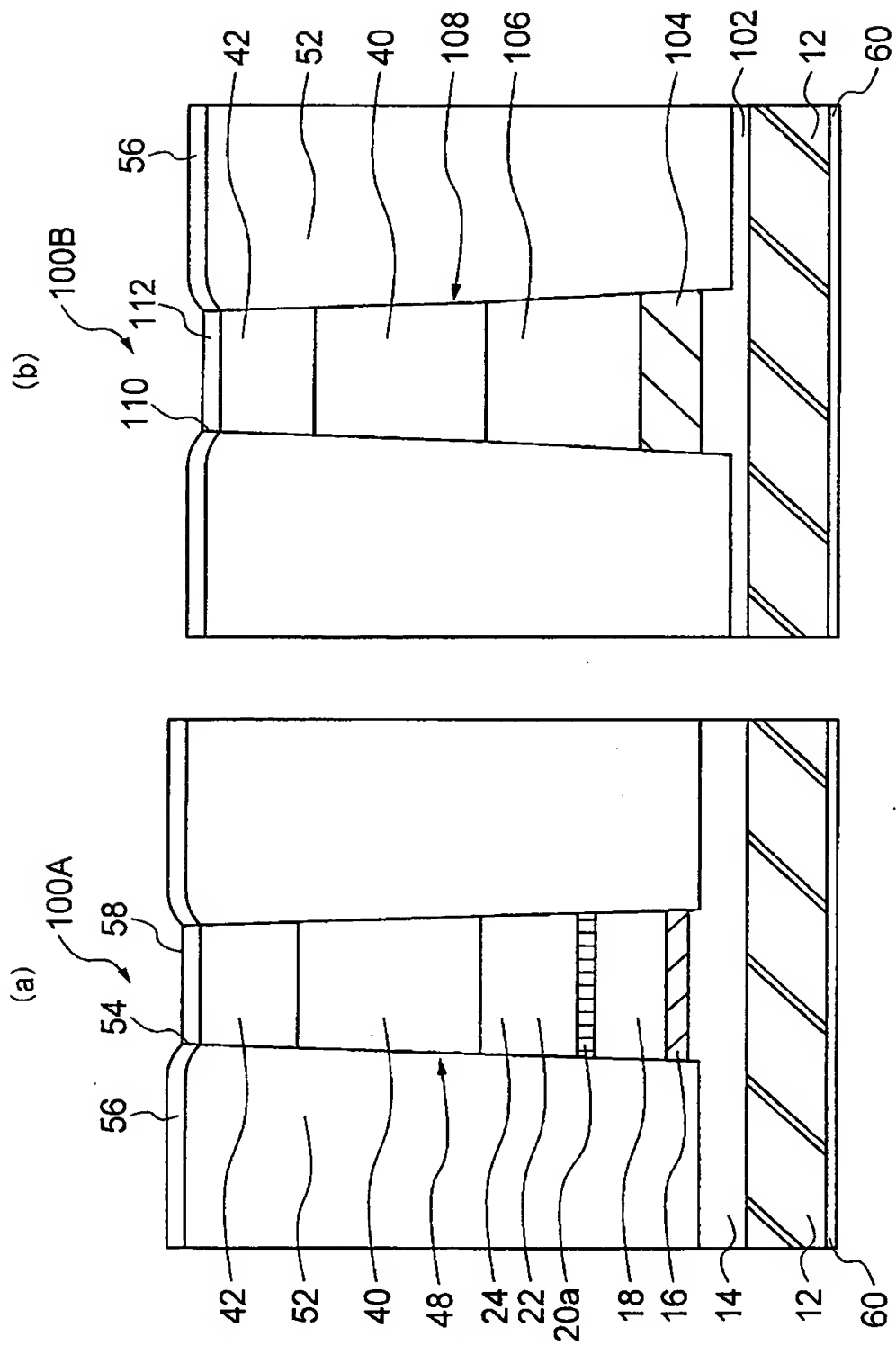


【図 1 2】



- 100 : 従来のEA-DFB
- 100A : DFBレーザ
- 100B : EA光変調器
- 102 : n-InPバッファ層
- 104 : λ_g が $1.52 \mu m$ のGaInAsP
からなるSCH-MQW
- 106 : p-InP上部クラッド層
- 108 : EA光変調器領域上のメサ構造
- 110 : 窓
- 112 : P側電極

【図 13】



【書類名】 要約書

【要約】

【課題】 温度特性が良好で、優れた高速変調特性を示す E A 光変調器を備えた半導体光素子を提供する。

【解決手段】 E A - D F B 1 0 は、電流ブロック層として設けられた F e ドープの高抵抗 I n P 層 5 2 からなる半絶縁性埋め込み層で多重量子井戸構造を含むヘテロ接合構造を埋め込んだ S I - B H 型の G a I n A s P 系 D F B レーザ 1 0 A と、埋込リッジ型 E A 光変調器 1 0 B とを備える半導体光素子であって、D F B レーザと E A 光変調器とを一つの n - I n P 基板 1 2 上に導波方向に同一軸状でモノリシックに集積させたものである。E A 光変調器は、A l G a I n A s 系材料からなる S C H - M Q W 3 2 と、活性層上に設けられた I n P 材料層からなる埋め込みリッジ構造 5 0 とを備えている。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 9 0]

1. 変更年月日 1 9 9 0 年 8 月 2 9 日
[変更理由] 新規登録
住 所 東京都千代田区丸の内2丁目6番1号
氏 名 古河電気工業株式会社